

СОВМЕЩЕННАЯ МОДЕЛЬ ТРАССИРОВКИ ПЕЧАТНЫХ ПЛАТ И БОЛЬШИХ ИНТЕГРАЛЬНЫХ СХЕМ С ДВУСЛОЙНОЙ КОММУТАЦИЕЙ

А.В. Назаров

Московский авиационный институт
ул. Новая Басманная, д. 16-а, Москва, Россия, 107078

Предложена совмещенная модель синтеза трасс, в которой разрешается пересечение проводников, принадлежащих разным цепям. Для однозначного расслоения результирующей топологии в работе реализован деблокирующий механизм, который позволяет резко повысить эффективность разводки по сравнению с классическим волновым алгоритмом.

Ключевые слова: трассировка, совмещенная модель, печатные платы, большие интегральные схемы, автоматизация проектирования, алгоритм, топология

Введение

Решающим средством при разработке новой электронной аппаратуры (ЭА) является применение методов машинного проектирования, позволяющих в короткие сроки создавать высоконадежную аппаратуру при сравнительно низких затратах. В качестве перспективной элементной базы современной ЭА используются БИС, а в качестве несущих оснований функциональных ячеек в подавляющем большинстве случаев применяются двусторонние печатные платы.

В последние годы проводятся интенсивные исследования возможности применения БИС в аппаратуре двойного назначения для построения различных систем управления и контроля космических объектов, атомных энергосистем, исследовательских ядерных центров и т.п. Это обусловлено тем, что определенный класс БИС, например комплементарных [1], наиболее выгоден с точки зрения обеспечения минимальной потребляемой мощности, невысокой стоимости, габаритов и веса, БИС этого класса являются работоспособными в жестких условиях воздействия температур, механических нагрузок и различных видов радиационных воздействий.

Проведение исследований, проектирование, производство и испытания КМОП БИС двойного назначения невозможно обеспечить без развития средств автоматизации проектирования. Однако известные отечественные САПР не имеют достаточно развитых средств для решения данной задачи. Зарубежные программные комплексы, обладающие данными средствами, имеют очень высокую стоимость, а продажа наиболее современных средств не производится, поэтому развитие отечественных средств автоматизации проектирования конструкторско-технологического базиса КМОП БИС является актуальной задачей.

В перспективе применение плат с двухслойной коммутацией по многим параметрам (стоимость, вес, простота изготовления, надежность) в аппаратуре яв-

ляется более предпочтительным [2]. Например, металлизированные переходы в рельефных печатных платах повышают их надежность, причем «эффективный» ресурс магистралей таких плат оказывается на 30...40% выше, чем у плат, выполненных по субтрактивной технологии. Причина заключается в том, что диаметр переходных отверстий в рельефных печатных платах, так же как и диаметр контактных окон КМОП БИС меньше ширины проводника для соответствующей конструкции, что позволяет располагать их в соседних ячейках дискретного рабочего поля (ДРП).

Наиболее «узким местом» при проектировании печатных плат является именно этап трассировки, поскольку при высокой плотности монтажа соединительные проводники должны занимать около 80% от общей площади платы. Таким образом, жесткие требования к реализации проводников на КП также как и в случае БИС с двухслойной коммутацией ведут к необходимости разработки новых методов и алгоритмов трассировки.

Предлагаемый метод

Алгоритм трассировки на однослойной модели [3; 4] не нашел широкого распространения в практике автоматизированного конструирования БИС. Это объясняется тем, что даже при наличии достаточного ресурса свободных магистралей этот алгоритм в состоянии полностью развести лишь планарную схему. Подавляющее большинство цифровых схем не являются планарными, поэтому для устранения конфликтных ситуаций при их разводке прибегают к двухслойному коммутационному пространству, причем в качестве второго уровня разводки используют либо поликремниевые перемычки [1], либо второй слой металлизации БИС. В данной работе предлагается оригинальная модель ДРП и алгоритм трассировки на ней печатных плат и БИС с двухслойной коммутацией.

Предлагаемая совмещенная модель коммутационного пространства представляет собой дискретное рабочее поле (ДРП), которое в ЭВМ представляется двумерной таблицей (массивом M) размерностью $m \times n$. Числа m и n определяют ресурс магистралей вдоль координатных осей, разрешенных для проведения проводников. В таблице ДРП каждая ячейка S_{ij} , расположенная на пересечении i -й строки и j -го столбца, содержит восемь поименованных бит (с a_{ij} по h_{ij}), представляющих следующую информацию:

- биты a_{ij} и b_{ij} представляют сведения об ориентации проводника: $a_{ij} = 1$, если проводник идет по ячейке S_{ij} горизонтально, и $b_{ij} = 1$, если — вертикально;
- биты c_{ij} и d_{ij} представляют волновые числа в кодировке Акерса [2];
- бит e_{ij} отмечает ячейки со статусом «приемник цифровой волны»;
- бит f_{ij} программно устанавливается в состояние «1», если в ячейке S_{ij} проводник меняет направление — фактически этот бит фиксирует наличие контакта между вертикальным и горизонтальным отрезком;
- биты g_{ij} и h_{ij} позволяют ликвидировать неоднозначность при расслоении совмещенной модели, в процессе которого пересекающиеся без контакта проводники помещаются в разные слои.

Для иллюстрации принципа действия предлагаемого алгоритма отметим основной недостаток классического однослойного волнового алгоритма [3; 4]: в каждый момент он просматривает состояние только одного проводника. По этой

причине неизбежно возникает блокирование многих еще не построенных трасс. Для ликвидации взаимного блокирования проводников разрешим их пересечение в модели ДРП в расчете на последующее расслоение.

Именно для формализации такого подхода необходимо в каждой ячейке ДРП иметь информацию о направлении проходящих по ней отрезков (биты a_{ij} и b_{ij} модели каждой ячейки) и о наличии контакта между ними (бит f_{ij}).

Основная проблема, которую требуется решить при проектировании алгоритма трассировки на совмещенной модели (назовем его деблокирующим), — обеспечение исключительно взаимно ортогонального пересечения отрезков при их построении. Другими словами, необходимо запретить проведение последующего отрезка вдоль ранее построенного, поскольку в двухслойном ДРП такое их «слипание» и будет эквивалентом взаимному блокированию трасс, имевшему место в однослойной модели коммутационного пространства. Устранить слипание отрезков проводников можно, если запретить проведение двух отрезков по одним и тем же ячейкам.

Принцип, с помощью которого деблокирующая цель будет достигнута, может быть с успехом распространен и на другие версии волновых алгоритмов, поэтому остановимся на нем более подробно.

Анализ процедуры построения трасс по классическому волновому алгоритму показывает, что внесение нового маршрута в модель ДРП осуществляется при обратном движении волны (обратная трассировка), однако конфигурация маршрута полностью определяется состоянием волновых чисел в ячейках ДРП, сформированных на этапе распространения прямой волны. Поэтому если запретить движение прямой волны вдоль ранее построенного отрезка, то «слипания» проводников на этапе обратной трассировки не возникнет.

Чтобы решить поставленную задачу, рассмотрим два возможных варианта достижения волной отрезка: волна достигает отрезок в ортогональном к нему направлении (рис. 1, а); отрезок достигается волной в коллинеарном к нему направлении (рис. 1, б), чтобы исключить из рассмотрения второй вариант, введем в рассмотрение понятие «статус запрета». Будем говорить, что если ячейка ДРП имеет статус запрета, то она считается недоступной для внесения в нее волнового числа. Ясно, что такая ячейка будет игнорироваться как на этапе при движении прямой волны, так и на этапе обратной трассировки.

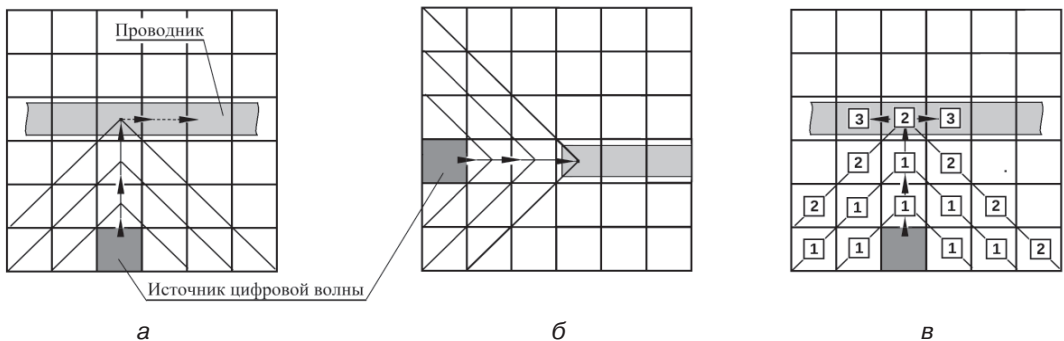


Рис. 1. Ортогональное (а, в) и коллинеарное (б) касание волной проводника
 [The orthogonal (a, v) and collinear (b) touch digital wave conductor]

Организовать статус запрета можно, если использовать для его кодирования в ячейке одно «свободное» пока значение волнового числа, равное 3. Действительно, последовательность волновых чисел Акерса (1 — 1 — 2 — 2 — 1 — 1 — и т.д.) требует 2 бита для своей реализации — в нашем случае для их размещения используются биты c_{ij} и d_{ij} каждой ячейки. При нулевом их состоянии ячейка свободна для внесения волнового числа ρ . Если $c_{ij} = 0$, а $d_{ij} = 1$, то $\rho = 1$, наконец, если $c_{ij} = 1$, а $d_{ij} = 0$, то $\rho = 2$. Ясно, что незадействованным пока состоянием этих бит является: $c_{ij} = d_{ij} = 1$, при котором $\rho = 3$, но такого числа в последовательности Акерса нет, поэтому будем его использовать в качестве статуса запрета. К ячейкам, запрещенным для внесения ρ , отнесем также контакты, подлежащие соединению, и ячейки — концы директивных отрезков.

Чтобы алгоритмически исключить коллинеарное движение волны по проводнику, как это показано пунктирной стрелкой на рис. 1, *а*, построим деблокирующий алгоритм таким образом, чтобы при достижении волной ячейки, занятой проводником, в двух соседних с ней ячейках этого же проводника автоматически формировался «статус запрет» ($\rho = 3$). Геометрическая интерпретация сказанного приведена на рис. 1, *б*.

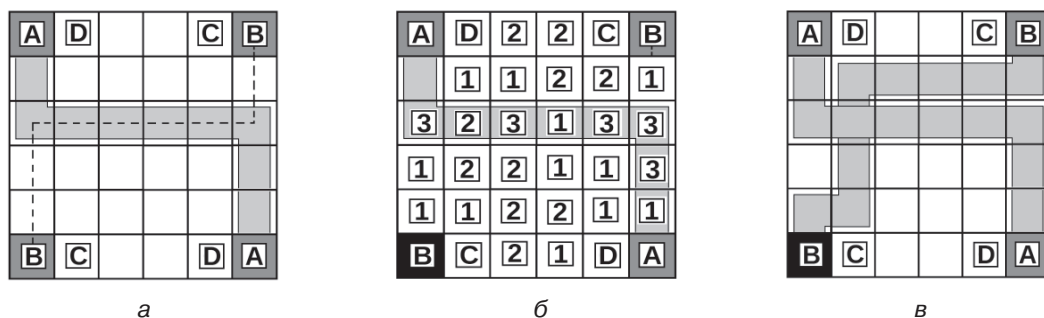


Рис. 2. Пример блокирования цепей цепью *B* (*а*) и этапы ее построения (*б*, *в*)
 [Example of blocking chains by chain *B* (*a*) and the stages of its creating (*б*, *в*)]

Продемонстрируем работу деблокирующего алгоритма на примере. Пусть в исходном ДРП, показанном на рис. 2, *а*, присутствует заранее разведенный проводник, соединяющий контакты цепи *A*, и требуется построить проводники, соединяющие три другие пары контактов цепей *B*, *C* и *D*. Если не применять деблокирующий алгоритм, то трасса *B* вполне может пройти по маршруту, отмеченному пунктиром на рис. 2, *а*. В этом случае контакты остальных цепей будут заблокированы. На рисунке 2, *б* показано состояние ячеек после построения всех фронтов по деблокирующему алгоритму, а на рис. 2, *в* — состояние тех же ячеек после выполнения обратной трассировки. Источник волны здесь и далее отмечен черным фоном.

На рисунках 3 и 4 показаны аналогичные этапы построения цепей *C* и *D*.

По окончании синтеза всех трасс совмещенная модель ДРП (рис. 4, *б*) содержит горизонтальные и вертикальные отрезки проводников (биты a_{ij} и b_{ij}), а также сведения об их контактировании между собой (биты f_{ij}). Следующей задачей синтеза трасс является проведение оптимального расслоения совмещенной модели по критерию минимума контактных переходов (окон) между слоями.

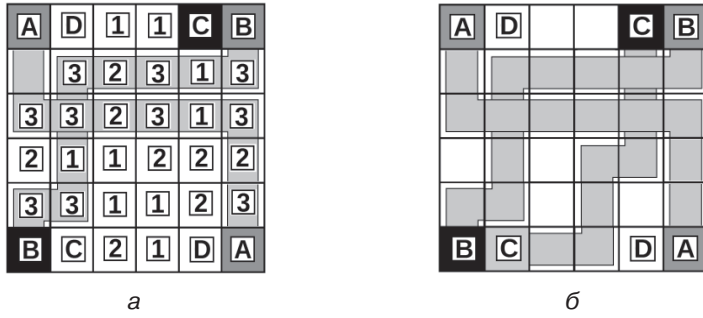


Рис. 3. Волновая функция (а) и результат построения цепи C (б)
 [The wave function (a) and the result of the construction of the chain C (б)]

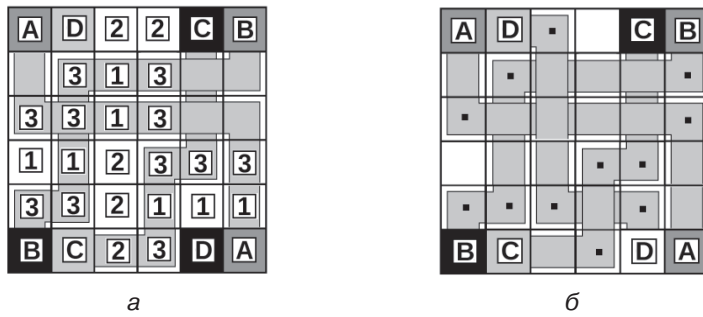


Рис. 4. Волновая функция (а) и результат построения цепи D (б)
 [The wave function (a) and the result of the construction of the chain D (б)]

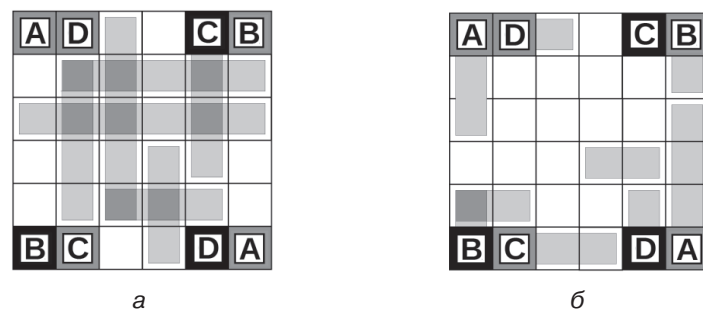


Рис. 5. Базовое (а) и свободное (б) множества отрезков
 [Basic (a) and free (б) a plurality of segments]

С этой целью все отрезки проводников в ДРП представим двумя множествами. К первому (базовому) отнесем те отрезки, которые пересекаются в ДРП без электрического контакта, а ко второму (свободному) — все остальные отрезки. Для текущего примера все базовые отрезки изображены на рис. 5, а, причем ячейки, в которых они пересекаются, выделены темно серым цветом. Формально эти ячейки определяются формулой пересечений вида: $\tilde{a}_{ij} \cap \tilde{b}_{ij}$, где верхняя тильда означает, что биты a_{ij} и b_{ij} принадлежат ячейкам, по которым проходят базовые отрезки проводников. Множество отрезков, определенное как свободное, для текущего примера изображено на рис. 5, б.

Собственно расслоение модели проводится в два этапа: на первом отрезки распределяются по слоям, а на втором определяется местоположение контактных переходов (окон).

На первом этапе расслоения во избежание короткого замыкания вертикальных и горизонтальных отрезков базового множества часть его, образованная горизонтальными отрезками помещается в первый слой топологии. Все вертикальные отрезки базового множества переносятся во второй слой. Результат этой операции показан на рис. 6, а. Далее, в первый слой дополнительно переносятся все те отрезки свободного множества, которые на множестве $M_{\text{БАЗ}}^{\Gamma} \cup M_{\text{СВ}}$ образуют дерево ортогонального графа, причем оставшиеся отрезки свободного множества принудительно помещаются во второй слой. Результат этой операции показан на рис. 6, б.

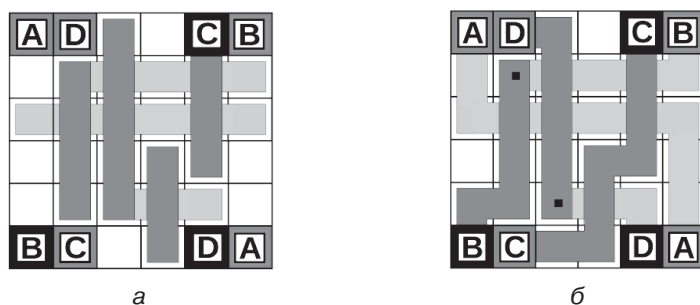


Рис. 6. Предварительное (а) и окончательное (б) расслоение топологии
[Preliminary (a) and final (б) bundle topology]

Ячейки, в которых необходимо организовать контактные переходы (окна) определяются формулой пересечений вида: $\tilde{a}_{ij} \cap \tilde{b}_{ij} \cap f_{ij}$, которая имеет простой физический смысл: переходы (окна) необходимо организовать в местах пересечения вертикального и горизонтального отрезков базового множества, если эти отрезки имеют электрический контакт. Геометрически приведенная формула пересечений реализуется наложением рис. 4, б на рис. 6, б, при котором через второе пересечение пройдут лишь две ячейки, отмеченные на рис. 6, б черными квадратиками.

ЛИТЕРАТУРА

- [1] Автоматизация конструирования матричных КМОП БИС / А.В. Назаров, А.В. Фомин, Н.Л. Дембицкий и др. / под ред. А.В. Фомина. М.: Радио и связь, 1991. 256 с.
- [2] Дембицкий Н.Л., Назаров А.В. Модели и методы в задачах автоматизированного конструирования радиотехнических устройств. М.: Изд-во МАИ, 2011. 204 с.
- [3] Морозов К.К., Одинокоев В.Г., Курейчик В.М. Автоматизированное проектирование конструкций радиоэлектронной аппаратуры. М.: Радио и связь, 1983. 280 с.
- [4] Селютин В.А. Машинное конструирование электронных устройств. М.: Советское радио, 1977. 384 с.

THE COMBINED MODEL OF TRACE OF PRINTED-CIRCUIT BOARDS AND LARGE INTEGRATED SCHEMES WITH TWO-LAYER SWITCHING

A.V. Nazarov

Department of information technologies of designing
of radio-electronic devices Moscow Aviation Institute
Novaya Basmannaya str., 16-a, Moscow, Russia, 107078

The combined model of synthesis of routes in which crossing of the conductors belonging to different chains is allowed is offered. For unambiguous stratification of resultant topology in work the unblocking mechanism which allows to increase sharply efficiency of distributing in comparison with classical wave algorithm is realized.

Key words: routing, combined model, printed-circuit boards, large integrated schemes, computer aided design, algorithm, topology

REFERENCES

- [1] Avtomatizaciya konstruirovaniya matrichnyh KMOP BIS [Automation of designing of the matrix CMOS LSI] / A.V. Nazarov, A.V. Fomin, N.L. Dembickij i dr.; Pod red. A.V. Fomina. M.: Radio i svyaz', 1991. 256 s.
- [2] Dembickij N.L., Nazarov A.V. Modeli i metody v zadachah avtomatizirovannogo konstruirovaniya radiotekhnicheskikh ustrojstv [Models and methods in problems CAE wireless devices]. M.: Izd-vo MAI, 2011. 204 s.
- [3] Morozov K.K., Odinokov V.G., Kurejchik V.M. Avtomatizirovannoe proektirovanie konstrukcij radioelektronnoj apparatury [Computer-aided design of structures the radio-electronic equipment]. M.: Radio i svyaz', 1983. 280 s.
- [4] Selyutin V.A. Mashinnoe konstruirovanie ehlektronnyh ustrojstv [Machinery designing electronic devices]. M.: Sovetskoe radio, 1977. 384 s.